

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 0 805 500 A1

(12)

EUROPEAN PATENT APPLICATION

published in accordance with Art. 158(3) EPC

(43) Date of publication:

05.11.1997 Bulletin 1997/45

(21) Application number: 96928701.0

(22) Date of filing: 30.08.1996

(51) Int. Cl.⁶: **H01L 33/00**

(86) International application number:

PCT/JP96/02434

(87) International publication number:

WO 97/08759 (06.03.1997 Gazette 1997/11)

(84) Designated Contracting States:
FR

(30) Priority: 31.08.1995 JP 223993/95

(71) Applicant: **KABUSHIKI KAISHA TOSHIBA**
Kawasaki-shi, Kanagawa-ken 210 (JP)

(72) Inventors:

- **NITTA, Koichi**
Kabushiki Kaisha Toshiba
Tokyo 105-01 (JP)

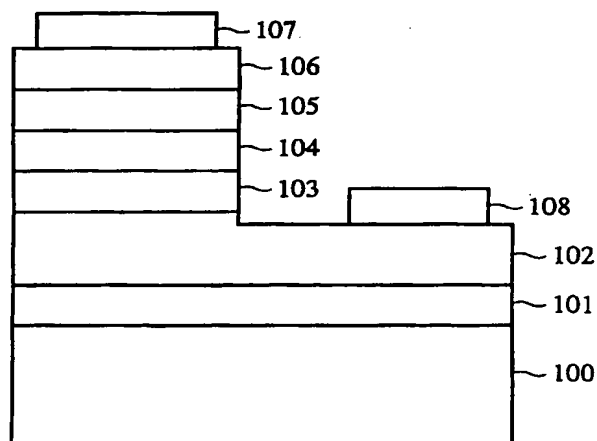
- **FUJIMOTO, Hidetoshi**
Kabushiki Kaisha Toshiba
Tokyo 105-01 (JP)
- **ISHIKAWA, Masayuki**
Kabushiki Kaisha Toshiba
Tokyo 105-01 (JP)

(74) Representative: **Joly, Jean-Jacques et al**
Cabinet Beau de Loménie
158, rue de l'Université
75340 Paris Cédex 07 (FR)

(54) BLUE LIGHT EMITTING DEVICE AND PRODUCTION METHOD THEREOF

(57) A gallium-nitride-based blue light emitting element that is manufacturable through a small number of processes and a method of manufacturing the same are disclosed. A first gallium-nitride-based semiconductor layer containing impurities of a first conductivity type, a gallium-nitride-based semiconductor active layer that is substantially intrinsic, and a second gallium-nitride-based semiconductor layer containing impurities of a second conductivity type that is opposite to the first conductivity type are formed according to a thermal CVD method and are left in an inert gas to cool by themselves.

FIG.1



EP 0 805 500 A1

Description

Technical Field

The present invention relates to a blue light emitting element employing a gallium-nitride-based compound semiconductor and a method of manufacturing the same.

Background Art

Gallium-nitride-based compound semiconductors such as GaN, InGaN, and GaAlN are drawing attention as materials for fabricating blue light emitting diodes (LEDs) and blue laser diodes (LDs). This kind of compound semiconductor is capable of emitting blue light of an intensity seldom achieved before.

A blue light emitting element employing a gallium-nitride-based compound semiconductor is disclosed in, for example, Japanese Unexamined Patent Publication No. 4-321280. Figure 7 shows the basic structure of a blue light emitting element 2 according to a prior art. On a sapphire substrate 200, a buffer layer 201 is formed. On the buffer layer 201, an n-type GaN semiconductor layer 202 and a p-type GaN semiconductor layer 203 are formed. Between the layers 202 and 203, there is a depletion layer to which carriers are injected to emit light.

The blue light emitting element is manufactured by growing crystals on a sapphire substrate according to a CVD method and by forming gallium nitride semiconductor layers on the substrate. The substrate is properly cut into chips. Each chip is connected to a wire frame, and wiring is made to complete a device.

A natural cooling process in an inert gas is disclosed in Japanese Unexamined Patent Publication No. 8-125222. To replace an atmospheric gas at room temperature with an inert gas, according to this disclosure, a reactive tube is evacuated under a high temperature. This high temperature may grow a substrate. When evacuating the reactive tube, the grown crystals may evaporate. As a result, no grown crystals may be left, or the crystallized film may be thinned.

In the gallium-nitride-based blue light emitting element of the prior art, impurities in the semiconductor layers are not sufficiently activated. Accordingly, the prior art needs an after-treatment of thermal annealing.

The thermal annealing increases the number of processes and processing time. Since the gallium nitride semiconductor is exposed to a high temperature of 600°C or more for a long time, nitrogen may escape from crystals and deteriorate surface homology. This results in changing semiconductor properties and deteriorating blue light emitting efficiency and yield.

Disclosure of Invention

An object of the present invention is to provide a gallium-nitride-based blue light emitting element involv-

ing a small number of manufacturing processes, and a method of manufacturing the same.

Another object of the present invention is to provide a gallium-nitride-based blue light emitting element realizing high yield, and a method of manufacturing the same.

Still another object of the present invention is to provide a gallium-nitride-based blue light emitting element proper for mass-production, and a method of manufacturing the same.

Still another object of the present invention is to provide a gallium-nitride-based blue light emitting element realizing high-intensity light and low power consumption, and a method of manufacturing the same.

In order to accomplish these objects, the present invention provides a blue light emitting element consisting of a first gallium-nitride-based semiconductor layer containing impurities of a first conductivity type, a gallium-nitride-based semiconductor active layer that is substantially intrinsic, and a second gallium-nitride-based semiconductor layer containing impurities of a second conductivity type that is opposite to the first conductivity type. The first and second gallium-nitride-based semiconductor layers and gallium-nitride-based semiconductor active layer are formed according to a thermal CVD method and are left in an inert gas to cool by themselves, so that seven percent or more of the impurities are activated.

The present invention also provides a method of manufacturing a blue light emitting element including the steps of forming, according to a thermal CVD method in a vacuum chamber, a first gallium-nitride-based semiconductor layer containing impurities of a first conductivity type, a gallium-nitride-based semiconductor active layer that is substantially intrinsic, and a second gallium-nitride-based semiconductor layer containing impurities of a second conductivity type that is opposite to the first conductivity type, and leaving the layers in an inert gas so that the layers may cool by themselves.

The present invention involves simple processes without thermal annealing and improves yield. The gallium-nitride-based compound semiconductor blue light emitting element of the present invention produces high-intensity light with small power consumption.

Brief Description of Drawings

Figure 1 is a sectional view showing the structure of a gallium-nitride-based compound semiconductor blue light emitting diode chip according to the present invention;

Fig. 2 is a schematic view showing a CVD apparatus for forming a gallium-nitride-based compound semiconductor blue light emitting diode chip according to the present invention;

Fig. 3 is a graph showing temperature changes when manufacturing a gallium-nitride-based compound semiconductor blue light emitting diode

according to the present invention;

Fig. 4 shows a gallium-nitride-based compound semiconductor blue light emitting diode according to another embodiment of the present invention;

Fig. 5 shows a gallium-nitride-based compound semiconductor blue light emitting diode employing a semiconductor laser according to the present invention;

Fig. 6 shows another gallium-nitride-based semiconductor blue light emitting diode employing a semiconductor laser according to the present invention; and

Fig. 7 is a sectional view showing the structure of a gallium-nitride-based compound semiconductor blue light emitting diode chip according to a prior art.

Best Mode for Carrying Out the Invention

A method of manufacturing a gallium-nitride-based compound semiconductor blue light emitting diode according to the present invention will be explained with reference to Fig. 1.

The gallium-nitride-based compound semiconductor blue light emitting diode 1 has a sapphire substrate 100. On the substrate 100, a gallium-nitride-based semiconductor buffer layer 101 and a gallium-nitride-based n-type semiconductor contact layer 102 are formed. On the layer 102, a gallium-nitride-based n-type semiconductor clad layer 103, a gallium-nitride-based semiconductor active layer 104, a gallium-nitride-based p-type semiconductor clad layer 105, and a gallium-nitride-based p-type semiconductor contact layer 106 are formed. An electrode 108 is formed in contact with the layer 102. An electrode 107 is formed in contact with the layer 105.

The present invention employs InAlGa_N compound semiconductor as the gallium-nitride-based semiconductor. This semiconductor is capable of emitting a wide range of blue light by adjusting the composition thereof. Examples of compositions will be explained. The composition of InAlGa_N compound semiconductor is expressed as In_xAl_yGa_(1-x-y)N, where $0 \leq x \leq 1$, $0 \leq y \leq 1$, and $x + y \leq 1$.

The gallium-nitride-based n-type semiconductor buffer layer 101 relaxes lattice mismatch between the gallium-nitride-based semiconductor contact layer 102 and the sapphire substrate 100. Values for the parameters of In_xAl_yGa_(1-x-y)N are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.5$ and $0 \leq y \leq 0.5$.

The gallium-nitride-based n-type semiconductor contact layer 102 serves as a contact surface for the electrode 108. Values for the parameters of In_xAl_yGa_(1-x-y)N for the layer 102 are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.3$ and $0 \leq y \leq 0.3$. To make the layer be of n-type, impurities such as silicon and selenium are added thereto at an impurity concentration of $6 \times 10^{18} \text{ cm}^{-3}$.

The gallium-nitride-based n-type semiconductor

clad layer 103 forms the n side of a pin junction that forms a light emitting region. Values for the parameters of In_xAl_yGa_(1-x-y)N are properly adjusted according to a required wavelength of light and are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.3$ and $0.1 \leq y \leq 1$. To make the layer be of n-type, impurities such as silicon and selenium are added thereto at an impurity concentration of $3 \times 10^{18} \text{ cm}^{-3}$.

The gallium-nitride-based semiconductor active layer 104 is substantially an intrinsic semiconductor layer that forms a main part of the light emitting region. Values for the parameters of In_xAl_yGa_(1-x-y)N are properly adjusted according to a required wavelength of light and are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.6$ and $0 \leq y \leq 0.5$.

The gallium-nitride-based p-type semiconductor clad layer 105 forms the p side of the pin junction that forms the light emitting region. Values for the parameters of In_xAl_yGa_(1-x-y)N are properly adjusted according to a required wavelength of light and the gallium-nitride-based n-type semiconductor clad layer 103 and gallium-nitride-based semiconductor active layer 104 and are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.3$ and $0.1 \leq y \leq 1.0$. To make the layer be of p-type, impurities such as magnesium, beryllium, and zinc are added thereto at an impurity concentration of $3 \times 10^{18} \text{ cm}^{-3}$.

The gallium-nitride-based p-type semiconductor contact layer 106 serves a contact surface for the electrode 107. Values for the parameters of In_xAl_yGa_(1-x-y)N are, for example, $0 \leq x \leq 1$ and $0 \leq y \leq 1$, preferably, $0 \leq x \leq 0.3$ and $0 \leq y \leq 0.3$. To make the layer be of p-type, impurities such as magnesium, beryllium, and zinc are added thereto at an impurity concentration of $8 \times 10^{18} \text{ cm}^{-3}$.

The electrode 107 is a transparent electrode with respect to the gallium-nitride-based semiconductor active layer 104. More precisely, it is a compound of metal such as ITO (indium tin oxide) and oxygen, or it may be a very thin film of metal such as Al and Ni.

The other electrode 108 is not necessarily transparent. It may be made of metal such as Ti, Al, and Ni.

The values mentioned above for the parameters of In_xAl_yGa_(1-x-y)N are set so that the band gap of each of the gallium-nitride-based n-type semiconductor clad layer 103 and gallium-nitride-based p-type semiconductor clad layer 105 is larger than that of the gallium-nitride-based semiconductor active layer 104. This results in an increase in the number of carriers that are injected into the layer 104, to further improve the intensity of emitted light.

These gallium-nitride-based semiconductor layers are formed on the sapphire substrate according to, for example, the thermal CVD method. Figure 2 shows a CVD apparatus. This apparatus has a vacuum chamber 20, a substrate holder 21 disposed in the chamber, a reactive gas introducing pipe 22, an evacuation pipe 23, and a high-frequency coil (not shown) for heating a substrate set on the holder 21.

At first, a sapphire substrate 100 is set on the substrate holder 21. The vacuum chamber 20 is evacuated from 760 to 1 Torr. Then, high-frequency heating is started, and a reactive gas containing organic metal is introduced. The reactive gas may contain $\text{Ga}(\text{CH}_3)_3$, $\text{In}(\text{CH}_3)_3$, $\text{Al}(\text{CH}_3)_3$, and NH_3 and is introduced with a carrier gas containing hydrogen and nitrogen. A reaction pressure is about 760 Torr.

In this way, gallium-nitride-based semiconductor material is formed. The composition of the reactive gas is properly changed to adjust the composition of each layer as desired. Impurities are added by properly introducing SiH_4 and CP_2Mg .

Figure 3 shows temperature changes in the vacuum chamber 20 when forming the gallium-nitride-based semiconductor. The temperature of the substrate is increased to within the range 1000°C to 1400°C (inclusive), for example to 1200°C, to form a gallium-nitride-based semiconductor buffer layer. The temperature is dropped by an amount of from 50°C to 200°C, down to a temperature of 800°C to 1200°C. For example, the temperature is dropped from 1200°C to 1100°C to form a n-type contact layer and an n-type clad layer by adding proper impurities. To form an active layer, the temperature is dropped by a amount of from 300°C to 600°C. For example, the temperature is dropped from 1100°C to a temperature in the range 900°C to 600°C (inclusive). Lastly, the temperature of the substrate is increased to the first temperature, for example, 1100°C to form a p-type clad layer and a p-type contact layer, thereby completing the element.

The present invention completely replaces the reactive gas in the vacuum chamber 20 with an inert gas. The inert gas is preferably nitrogen, or may be He or Ar.

After the vacuum chamber 20 is filled with the inert gas, the pressure of the chamber is adjusted to 600 to 900 Torr, for example, 760 Torr. This state is maintained for two to three hours. Then, the temperature of the substrate drops to room temperature, for example, 25°C. The sapphire substrate is removed from the vacuum chamber 20.

The sapphire substrate removed from the vacuum chamber 20 is properly cut by diamond cutter into many chips. Each chip forms a blue light emitting element that emits light having sufficient intensity. Accordingly, there is no need for a thermal annealing after-treatment.

Since there is no need to carry out the thermal annealing after-treatment on the sapphire substrate taken out of the vacuum chamber 20, the present invention simplifies manufacturing processes and shortens the manufacturing time. The intensity of light emitted from the produced element is higher than that of the prior art.

The reason for this will be explained. The prior art activates impurities by thermal annealing. Actual measurements on prior art devices show, however, that only about one percent of the impurities are activated. The remaining 99 percent is not only useless but also inter-

fering because it causes lattice defects to act as carrier traps. Namely, injected carriers are mostly trapped thereby and do not work to emit light.

On the other hand, actual measurements on the present invention show that seven percent or more, usually about 10 percent of injected carriers are activated. In this way, the present invention activates many carriers and reduces resistance, to drop power consumption.

Figure 4 is a sectional view showing the structure of a light emitting diode 500 according to another embodiment of the present invention. A method of manufacturing the light emitting diode 500 will be explained with reference to the figure.

A sapphire substrate 501 having a plane c as a principal plane is cleaned for organic and acid matter. The substrate is set on a susceptor to be heated in an MOCVD apparatus. Heating is carried out by a resistive or inductive heater.

Oxygen is supplied to the sapphire substrate 501 at a rate of 10 L/min, and the substrate is heat-treated at 1100°C for about 10 minutes to remove process damage and oxides from the surface thereof.

The temperature is dropped to 550°C, and hydrogen at 15 L/min, nitrogen at 5 L/min, ammonia at 10 L/min, and TMG (trimethyl gallium) at 25 cc/min are supplied for four minutes to form a GaN buffer layer 502 of 30 nm thick.

The TMG is stopped, and the temperature is increased up to 1100°C at a speed of 50°C/min or slower. If the rate of temperature increase is faster than 50°C per minute, the surface of the buffer layer 502 will be roughened to form irregularities on the surface of a monocrystalline layer.

The temperature is kept at 1100°C, and hydrogen at 15 L/min, nitrogen at 5 L/min, ammonia at 10 L/min, and TMG at 100 cc/min are supplied to form a gallium-nitride-based monocrystalline semiconductor (GaN) buffer layer 503 of 1.8 μm thick.

The temperature is kept at 1100°C, and a silane gas is added at 10 cc/min for 130 minutes to the material gas, to form an n-type GaN contact injection layer 504 of 4 μm thick.

The TMG, silane gas, and hydrogen are stopped, and the temperature is dropped down to 780 °C.

The temperature is kept at 780°C, and nitrogen at 20 L/min, hydrogen at 100 cc/min, ammonia at 10 L/min, TMG at 12 cc/min, TMI (trimethyl indium) at 150 cc/min, silane gas at 3 cc/min, and DMZ (dimethyl zinc) at 20 cc/min are supplied for six minutes to form an InGaN semiconductor active layer 505 of 0.2 μm thick serving as a light emitting layer.

Nitrogen at 20 L/min, hydrogen at 100 cc/min, and ammonia at 10 L/min are supplied, and the temperature is increased up to 1100°C.

The temperature is kept at 1100°C, and nitrogen at 20 L/min, hydrogen at 150 cc/min, ammonia at 10 L/min, TMG at 100 cc/min, and Cp_2Mg (cyclopentadienyl magnesium) at 50 cc/min are supplied for 10 min-

utes to form a p-type GaN contact injection layer 506 of 0.3 μm thick.

Although the p-type layer is single in this embodiment, it is possible to separately form a contact layer and an injection layer. In this case, the contact layer is made from GaN and the injection layer from AlGaN so that the contact layer may have a higher carrier concentration than the injection layer.

The supplied gas is switched to nitrogen at 30 L/min, and the temperature is dropped to room temperature. As a result, the p-type GaN layer shows an activation ratio of 8% with respect to an Mg concentration of $3 \times 10^{19} \text{ cm}^{-3}$. The activation ratio is obtained by standardizing an acceptor concentration according to an Mg concentration. If the temperature is dropped to 400°C with nitrogen at 20 L/min and ammonia at 10 L/min, and from 400°C to room temperature with only nitrogen at 30 L/min, an activation ratio of 7% or greater is secured.

Generally, gallium-nitride-based semiconductor has the problem of denitrification. To prevent the problem, a compound that produces nitrogen ions instead of nitrogen itself is effective. This is the reason why ammonia is used in addition to nitrogen. If the ammonia is too much, hydrogen will reversely affect strongly. According to experiments, a preferable ratio of nitrogen to ammonia is 2:1.

The layer structure thus formed is heat-treated at 750°C for one minute to further increase the carrier concentration in the p-type layer 506 and realize p-type crystals of $2 \times 10^{17} \text{ cm}^{-3}$.

The layer structure is patterned with the use of, for example, SiO_2 and is etched according to a reactive ion etching (RIE) method using Cl_2 and BCl_3 to expose a part of the n-type GaN layer 504.

An electrode for the p-type layer 506 is formed by depositing Ni for 20 nm and gold for 400 nm (510 in Fig. 4) according to a known vacuum deposition method and sputtering method. An electrode for the n-type layer 504 is formed by depositing Ti for 20 nm and gold for 400 nm (511 in Fig. 4). The electrode for the p-type layer may be not only the laminated structure of Ni/Au but also a monolayer of Pd, Ti, Pt, or In, a laminated structure thereof with Ni and Au, or an alloy thereof. The electrode for the n-type layer may be made of Ti and Au, a monolayer of Al or In, a laminated structure including Ti and Au, or an alloy thereof.

On the p-type electrode 510, a protection film of SiO_2 is formed, to complete the element.

Although the embodiment relates to a light emitting diode, the gist of the present invention is the method of manufacturing a p-type layer. Accordingly, the present invention is applicable to a semiconductor laser employing GaN-based semiconductor.

Figure 5 shows the structure of a blue light emitting element employing such a semiconductor laser.

On a sapphire substrate 701, there are formed a gallium-nitride-based semiconductor buffer layer 702, a gallium-nitride-based n-type semiconductor contact layer 703, a gallium-nitride-based n-type semiconductor

layer 704, a gallium-nitride-based n-type semiconductor clad layer 705, a gallium-nitride-based semiconductor active layer 706, a gallium-nitride-based p-type semiconductor clad layer 707, a gallium-nitride-based p-type semiconductor layer 708, a gallium-nitride-based p-type semiconductor layer 709, and a gallium-nitride-based p-type semiconductor contact layer 710.

Similar to the embodiment of Fig. 4, a part of the structure is etched according to the reactive ion etching method to partly expose the surface of the gallium-nitride-based n-type semiconductor contact layer 703. On the exposed surface, Ti, Au, Ti, and Au are laminated in this order to form an n-type electrode. The thicknesses thereof are 200 μm , 4000 angstroms, 200 μm , and 1 μm , respectively. A p-type electrode 711 may be formed by laminating Pd, Ti, Pt, and Ti in this order. The thicknesses thereof are 200 μm , 4000 angstroms, 200 μm , and 1 μm , respectively.

The gallium-nitride-based semiconductor active layer 706 is made of $\text{In}_x\text{Ga}_{(1-x)}\text{N}$ compound semiconductor having a quantum well structure. The layer is made by alternately laminating a film of 25 angstroms thick with $x = 0.05$ and $y = 0.95$ and a film of 25 angstroms thick with $x = 0.20$ and $y = 0.80$ about 20 times, to form a multilayer quantum well.

Any other gallium-nitride-based semiconductor layer is basically made of GaN. Examples of thicknesses are 70 μm for the sapphire substrate 701, 500 angstroms for the gallium-nitride-based semiconductor buffer layer 702, 4 μm for the gallium-nitride-based n-type semiconductor contact layer 703, 0.3 μm for the gallium-nitride-based n-type semiconductor layer 704, 0.2 μm for the gallium-nitride-based n-type semiconductor clad layer 705, 0.2 μm for the gallium-nitride-based p-type semiconductor clad layer 707, 0.3 μm for the gallium-nitride-based p-type semiconductor layer 708, 0.9 μm for the gallium-nitride-based p-type semiconductor layer 709, and 0.1 μm for the gallium-nitride-based p-type semiconductor contact layer 710.

Examples for impurity concentrations are $2 \times 10^{18} \text{ cm}^{-3}$ for the gallium-nitride-based n-type semiconductor contact layer 703, $5 \times 10^{17} \text{ cm}^{-3}$ for the gallium-nitride-based n-type semiconductor layer 704, $5 \times 10^{17} \text{ cm}^{-3}$ for the gallium-nitride-based n-type semiconductor clad layer 705, $5 \times 10^{17} \text{ cm}^{-3}$ for the gallium-nitride-based p-type semiconductor clad layer 707, $5 \times 10^{17} \text{ cm}^{-3}$ for the gallium-nitride-based p-type semiconductor layer 708, $3 \times 10^{18} \text{ cm}^{-3}$ for the gallium-nitride-based p-type semiconductor layer 709, and $2 \times 10^{19} \text{ cm}^{-3}$ for the gallium-nitride-based p-type semiconductor contact layer 710.

After the gallium-nitride-based p-type semiconductor layer 708 is formed, the reactive ion etching method may be used to etch up to the gallium-nitride-based n-type semiconductor contact layer 703. The etched part is filled with a GaN layer of high resistance with Zn, to limit a resonance part. An example of this kind of structure is shown in Fig. 6. A high-resistance GaN layer 800 contains Zn of $2 \times 10^{18} \text{ cm}^{-3}$ in concentration.

Industrial Applicability

As explained above, the present invention provides a gallium-nitride-based compound semiconductor blue light emitting element that is manufactured through simple processes at high yield. 5

The gallium-nitride-based compound semiconductor blue light emitting element of the present invention provides high-intensity light at low power consumption. 10

Claims

1. A blue light emitting element comprising a first gallium-nitride-based semiconductor layer containing impurities of a first conductivity type, a gallium-nitride-based semiconductor active layer that is substantially intrinsic, and a second gallium-nitride-based semiconductor layer containing impurities of a second conductivity type that is opposite to the first conductivity type, the first and second gallium-nitride-based semiconductor layers and gallium-nitride-based semiconductor active layer are formed according to a thermal CVD method and are left in an inert gas to cool by themselves, so that seven percent or over of the impurities are activated. 15 20 25
2. The blue light emitting element of claim 1, wherein the first and second gallium-nitride-based semiconductor layers and gallium-nitride-based semiconductor active layer are formed on a sapphire substrate. 30
3. The blue light emitting element of claim 1, wherein a gallium-nitride-based semiconductor buffer layer of the first conductivity type is formed between the sapphire substrate and the first gallium-nitride-based semiconductor layer. 35
4. A method of manufacturing a blue light emitting element, comprising the steps of forming, in a vacuum chamber, a first gallium-nitride-based semiconductor layer containing impurities of a first conductivity type, a gallium-nitride-based semiconductor active layer that is substantially intrinsic, and a second gallium-nitride-based semiconductor layer containing impurities of a second conductivity type that is opposite to the first conductivity type, and leaving the layers in an inert gas so that the layers may cool by themselves. 40 45 50
5. A method of manufacturing a blue light emitting element, comprising the steps of inserting a substrate into a vacuum chamber, heating the substrate up to 1000°C to 1400°C to form a gallium-nitride-based semiconductor buffer layer, decreasing the substrate temperature by 50°C to 200°C to form an n-type contact layer and an n-type clad layer each made of gallium-nitride-based semiconductor containing impurities, further decreasing the substrate temperature by 300°C to 600°C to form a gallium-nitride-based semiconductor active layer, heating the substrate 1000°C to 1400°C to form a p-type clad layer and a p-type contact layer, replacing a reactive gas in the vacuum chamber with an inert gas, adjusting an internal pressure of the vacuum chamber to 600 to 900 Torr, for example, 760 Torr, and leaving the vacuum chamber as it is for two to three hours to cool the substrate by itself down to room temperature. 55
6. The method of manufacturing a blue light emitting element, wherein the inert gas is of nitrogen, He or Ar.
7. A method of manufacturing a blue light emitting element having a sapphire substrate, a GaN buffer layer, an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer having a first conductivity type, an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor active layer having the first conductivity type, and an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer having a second conductivity type, comprising the step of forming a p-type $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer through a growing process that employs a carrier gas substantially made of an inert gas and a material gas containing an organic metal gas and an ammonia gas, and a process of leaving the formed structure in an inert gas to cool by itself just after the growing process.
8. The method of manufacturing a blue light emitting element of claim 7, wherein the activation ratio of p-type impurities is 7% or greater.
9. A method of manufacturing a blue light emitting element having a sapphire substrate, an $\text{Al}_a\text{Ga}_b\text{N}$ ($a + b \leq 1$, $0 \leq a \leq 1$) buffer layer, an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer having a first conductivity type, an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor active layer having the first conductivity type, and an $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer having a second conductivity type, comprising the step of forming a p-type $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) semiconductor layer through a growing process that employs a carrier gas substantially made of an inert gas and a material gas containing an organic metal gas and an ammonia gas, a process of leaving the formed structure in an inert gas to cool by itself just after the growing process, and a process of heat-treating, at a temperature of 400°C or higher, the formed structure that has been cooled to room temperature.
10. The method of manufacturing a blue light emitting

element of claim 7, wherein an ammonia gas is introduced during a part of the natural cooling process.

11. The method of manufacturing a blue light emitting 5
element of claim 10, wherein a part of the natural
cooling process is carried out between a growth
temperature and 350°C to 600°C.

10

15

20

25

30

35

40

45

50

55

FIG.1

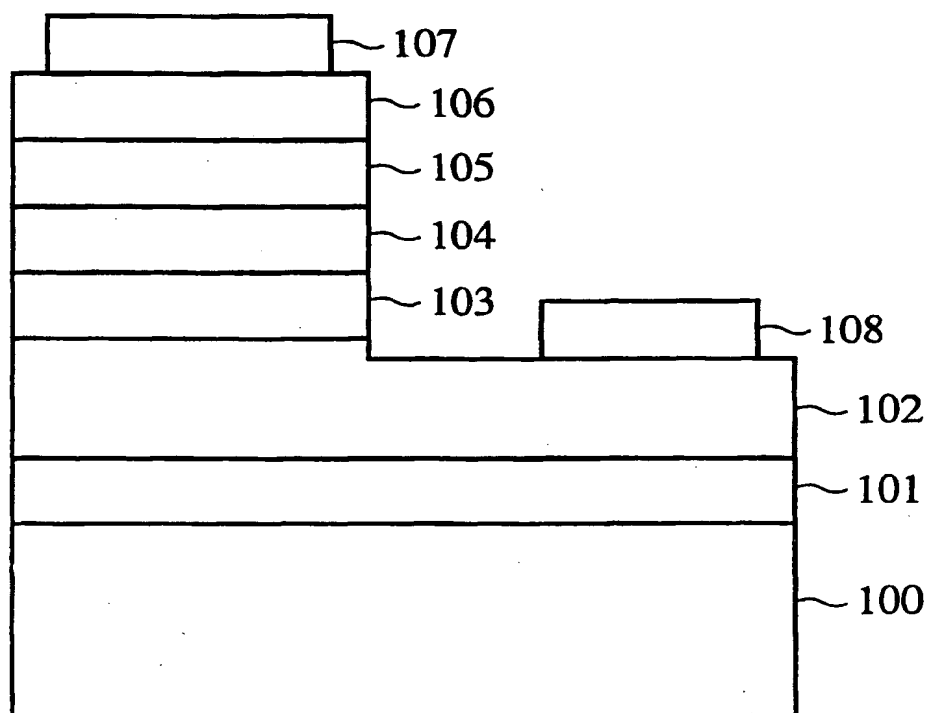


FIG.2

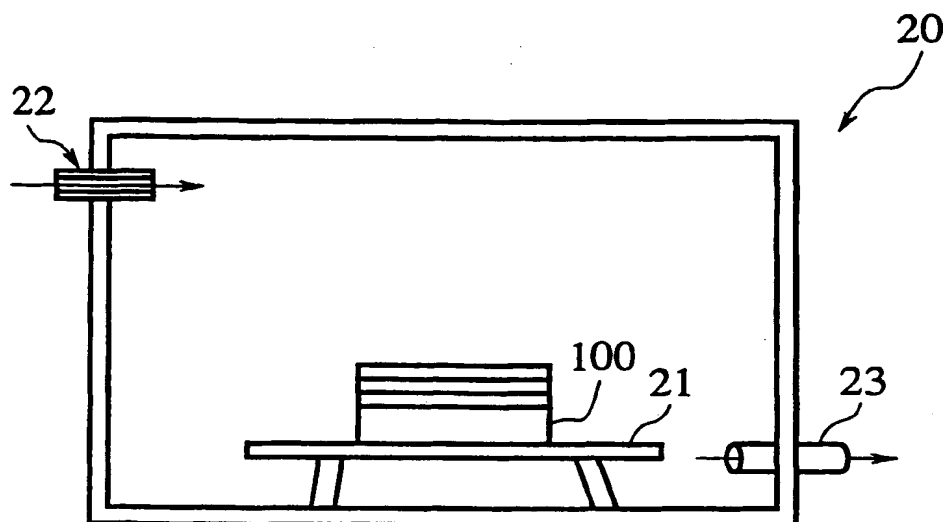
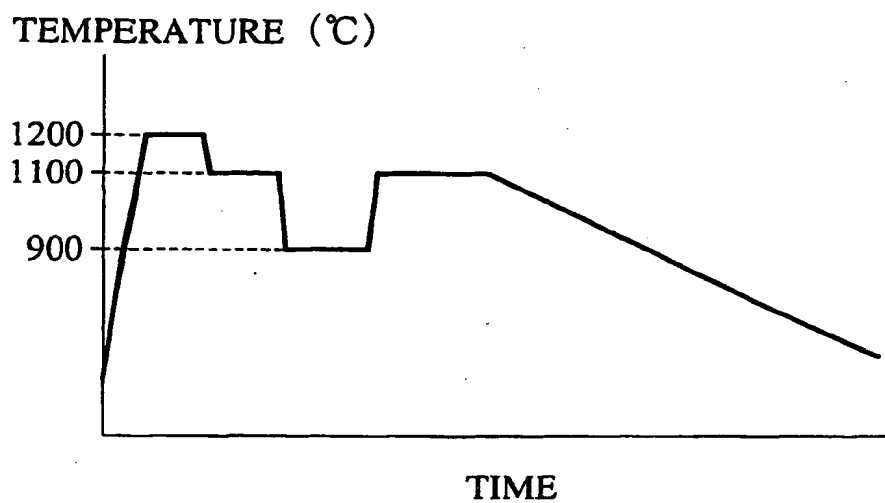


FIG.3



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/02434

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl ⁶ H01L33/00 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl ⁶ H01L33/00, H01S3/18 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1965 - 1996 Kokai Jitsuyo Shinan Koho 1971 - 1996 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P	JP, 8-8460, A (Mitsubishi Cable Industries, Ltd.), January 12, 1996 (12. 01. 96), Page 4, left column, lines 40 to 41 (Family: none)	1
P	JP, 8-32113, A (Mitsubishi Cable Industries, Ltd.), February 2, 1996 (02. 02. 96), Page 2, left column, lines 2 to 6 (Family: none)	1 - 4
A	JP, 6-232451, A (Nichia Chemical K.K.), August 19, 1994 (19. 08. 94), Page 2, left column, lines 2 to 8 (Family: none)	1
A	JP, 6-196755, A (Nichia Chemical K.K.), July 15, 1994 (15. 07. 94), Page 4, right column, lines 14 to 16 (Family: none)	1
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search November 19, 1996 (19. 11. 96)		Date of mailing of the international search report December 3, 1996 (03. 12. 96)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.		Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

FIG.4

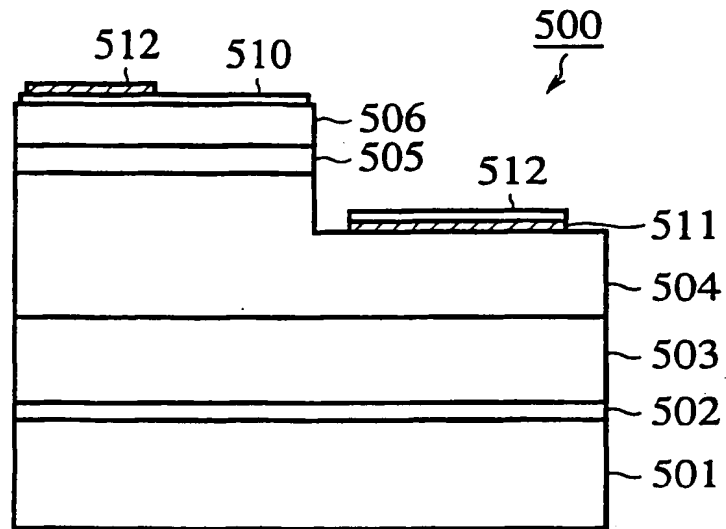


FIG.5

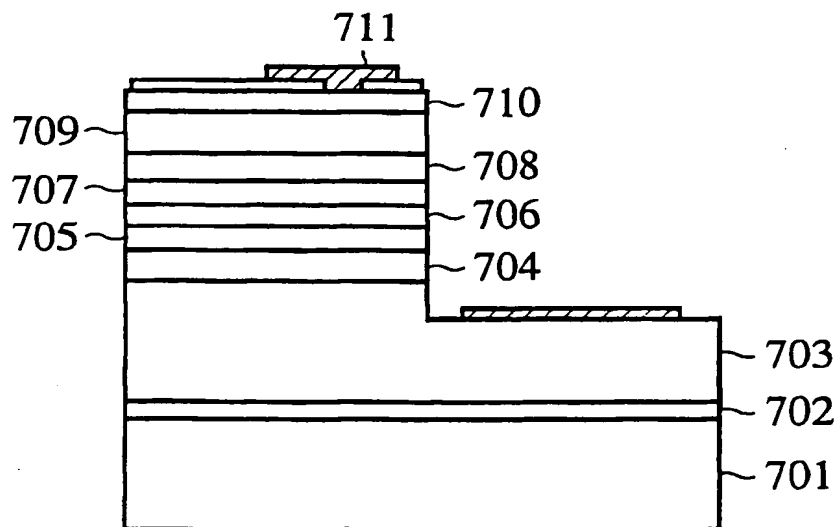


FIG.6

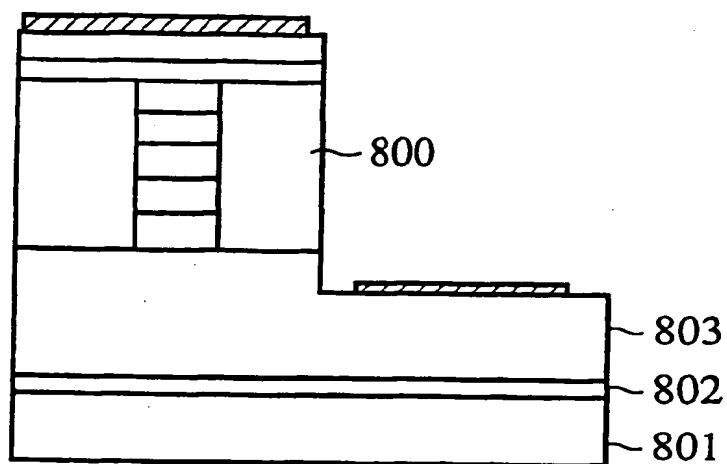
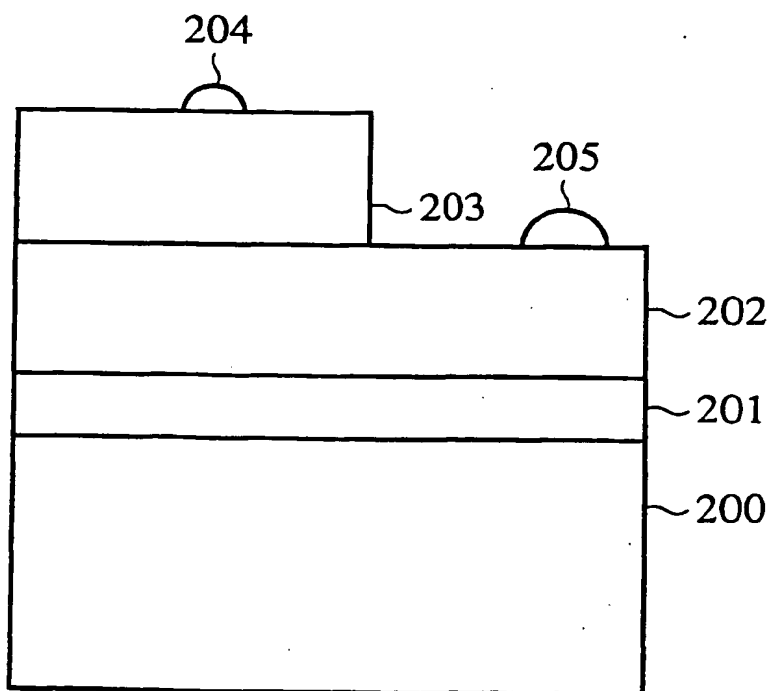


FIG.7



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-129929

(43) 公開日 平成9年(1997)5月16日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H01L 33/00			H01L 33/00	C
21/205			21/205	
H01S 3/18			H01S 3/18	

審査請求 未請求 請求項の数11 O L (全8頁)

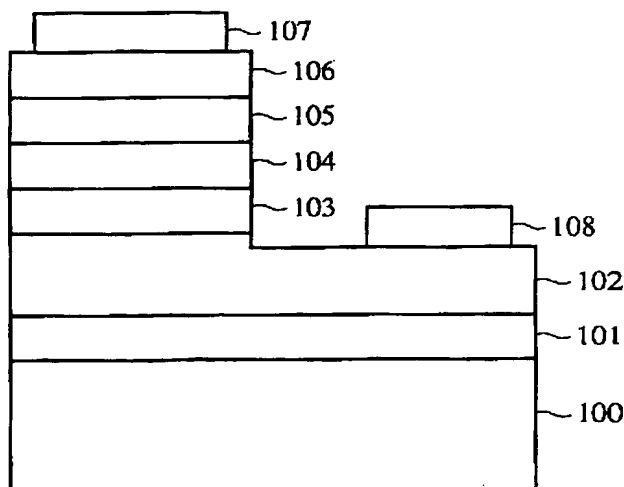
(21) 出願番号	特願平8-230679	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22) 出願日	平成8年(1996)8月30日	(72) 発明者	新田 康一 神奈川県川崎市幸区堀川町72番地 株式会 社東芝川崎事業所内
(31) 優先権主張番号	特願平7-223993	(72) 発明者	藤本 英俊 神奈川県川崎市幸区小向東芝町1 株式会 社東芝研究開発センター内
(32) 優先日	平7(1995)8月31日	(72) 発明者	石川 正行 神奈川県川崎市幸区堀川町72番地 株式会 社東芝川崎事業所内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 青色発光素子及びその製造方法

(57) 【要約】

【課題】 製造工程の短縮された窒化ガリウム系青色発光素子及びその製造方法を提供する。

【解決手段】 第1の導電型の不純物が添加された第1の窒化ガリウム系半導体層と、実質的に真正な窒化ガリウム系半導体活性層と、前記第1の導電型とは反対の第2の導電型の不純物が添加された第2の窒化ガリウム系半導体層が積層され、前記第1及び第2の窒化ガリウム系半導体層及び前記窒化ガリウム系半導体活性層は、熱CVDで形成された後不活性ガス中で自然放冷される。



【特許請求の範囲】

【請求項1】 第1の導電型の不純物が添加された第1の窒化ガリウム系半導体層と、実質的に真正な窒化ガリウム系半導体活性層と、前記第1の導電型とは反対の第2の導電型の不純物が添加された第2の窒化ガリウム系半導体層が積層され、前記第1及び第2の窒化ガリウム系半導体層及び前記窒化ガリウム系半導体活性層は、熱CVDで形成された後不活性ガス中で自然放冷され、添加された不純物の7%以上が活性化されていることを特徴とする青色発光素子。

【請求項2】 前記第1及び第2の窒化ガリウム系半導体層及び前記窒化ガリウム系半導体活性層は、サファイヤ基板上に形成されていることを特徴とする請求項1記載の青色発光素子。

【請求項3】 前記サファイヤ基板と前記第1の窒化ガリウム系半導体層間には、第1の導電型を持つ窒化ガリウム系半導体バッファ層が形成されていることを特徴とする請求項1記載の青色発光素子。

【請求項4】 第1の導電型の不純物が添加された第1の窒化ガリウム系半導体層と、実質的に真正な窒化ガリウム系半導体活性層と、前記第1の導電型とは反対の第2の導電型の不純物が添加された第2の窒化ガリウム系半導体層とを、真空チャンバ内で形成した後、不活性ガス中で自然放冷することを特徴とする青色発光素子の製造方法。

【請求項5】 基板を真空チャンバ内に入れる段階と、基板温度を1000乃至1400℃に加熱し窒化ガリウム系半導体バッファ層を形成する段階と、前記窒化ガリウム系半導体バッファ層の形成が終わった後に基板温度を50℃乃至200℃だけ下げ不純物を添加した窒化ガリウム系半導体からなるN型コンタクト層及びN型クラッド層を形成する段階と、温度を更に300℃から600℃だけ下げ窒化ガリウム系半導体からなる活性層を形成する段階と、基板温度を1000乃至1400℃に加熱し、P型クラッド層及びP型コンタクト層を形成する段階と、真空チャンバ内部の反応ガスを不活性ガスで置き換える段階と、前記真空チャンバが不活性ガスで満たされた後、内部の圧力を600乃至900 Torr例えば760 Torrに調整する段階と、そのままの状態

で、2時間から3時間程度放置して基板温度を、室温まで自然冷却する段階とからなる青色発光素子の製造方法。

【請求項6】 前記不活性ガスは、窒素又はHe、Arであることを特徴とする青色発光素子の製造方法。

【請求項7】 サファイヤ基板上に、GaNからなるバッファ層と、第1の導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)と、第1導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)からなる活性層

と、第2の導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)とを具備した青色発光素子の製造方法において、P型In(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)を形成する工程が、キャリアガスが実質的に不活性ガスであり、原料ガスが有機金属ガスとアンモニアガスとを用いた成長工程と、成長後ただちに不活性ガス中で自然冷却する工程とからなることを特徴とする青色

10 発光素子の製造方法。

【請求項8】 上記請求項7において、P型不純物の活性化率が7%以上であることを特徴とする青色発光素子の製造方法。

【請求項9】 サファイヤ基板上にAl(a)Ga(b)N ($a+b \leq 1$ 、 $0 \leq a \leq 1$)からなるバッファ層と、第1導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)と、第1導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)からなる活性層と、第2の導電型のIn(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)と、を具備した青色発光素子の製造方法において、P型In(x)Al(y)Ga(z)N半導体層 ($x+y+z \leq 1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$)を形成する工程が、キャリアガスが実質的に不活性ガスであり、原料ガスが有機金属ガスとアンモニアガスとを用いた成長工程と、成長後ただちに不活性ガス中で自然冷却する工程と、室温降溫後、再度400℃以上の温度で熱処理する工程とを含むことを特徴とする青色発光素子の製造方法。

【請求項10】 上記請求項7において、自然冷却工程中の一部にアンモニアガスを同時に流しておくことを特徴とする青色発光素子の製造方法。

【請求項11】 上記請求項10において、自然冷却工程中の一部が、成長温度から350℃～600℃の温度までであることを特徴とする青色発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、窒化ガリウム系化合物半導体を用いた青色発光素子及びその製造方法に関する。

【0002】

【従来の技術】 近年、GaN、InGaN、GaAlNといった、窒化ガリウム系化合物半導体が、青色発光ダイオード(LED)や青色レーザーダイオード(LD)の材料として、注目されている。この化合物半導体を使うことによって、これまで困難であった十分な強度の青色光を発することが可能となってきた。

【0003】 窒化ガリウム系化合物半導体を使った青色

発光素子としては、例えば、特開平 4 - 3 2 1 2 8 0 の他に幾つか提案されている。図 7 に、このような従来の LED の基本構造を示す。すなわち、青色発光素子 2 は、サファイヤ基板 2 0 0 の上にバッファ層 2 0 1 を介して積層された N 型 GaN 半導体層 2 0 2、P 型 GaN 半導体層 2 0 3 からなっている。これら N 型 GaN 半導体層 2 0 2、P 型 GaN 半導体層 2 0 3 間の空乏層に、キャリアを注入することによって発光を行うことができる。

【0 0 0 4】このような青色発光素子を製造するには、先ず CVD 等でサファイヤ基板を結晶成長させ、その上に各層を形成する窒化ガリウムの半導体を積層していく。その後、適当な大きさに切り分けて個々のチップを分離する。最後に、そのチップをワイヤフレームに接続し、必要な配線を行って製品にする。

【0 0 0 5】一方、不活性ガス中での自然冷却工程は、特開平 8 - 1 2 5 2 2 2 号公報に記述がある。しかしながら、本公報に記載されているような室温までの雰囲気の不活性ガスに置換するためには、公報に記載されているとおり反応管中を高温度状態のまま真空中に排気しなければならない。このような工程では、基板が成長が生じる程度の高温度であるため、排気の際に成長した結晶が再蒸発してしまい、成長した結晶が残らない、あるいは結晶の膜厚が減少してしまうという問題点があった。

【0 0 0 6】

【発明が解決しようとする課題】このような従来の窒化ガリウム系青色発光素子では、半導体に導入した不純物は積層しただけでは、十分に活性化されていない。従って、後工程として、熱アニールを行う必要があった。

【0 0 0 7】このような熱アニール工程を設けることは、工程数や処理時間を増加させるだけでなく、6 0 0 °C 以上という高温に窒化ガリウム半導体を長時間晒すことになるので、結晶からの窒素の抜けや、表面モホロジーの悪化につながる。従って、窒素の抜けによる半導体特性の変化や、表面モホロジーの悪化によって、青色発光特性や歩留まりの向上が困難となっている。

【0 0 0 8】従って、本発明の目的は、製造工程の少ない窒化ガリウム系青色発光素子及びその製造方法を提供することである。

【0 0 0 9】本発明の他の目的は、歩留まりのよい窒化ガリウム系青色発光素子及びその製造方法を提供することである。

【0 0 1 0】本発明の更に他の目的は、量産に適した窒化ガリウム系青色発光素子及びその製造方法を提供することである。

【0 0 1 1】本発明の更に他の目的は、発光強度が大きく消費電力の小さい窒化ガリウム系青色発光素子及びその製造方法を提供することである。

【0 0 1 2】

【課題を解決するための手段】前記目的を達成する為

に、本発明による青色発光素子は、第 1 の導電型の不純物が添加された第 1 の窒化ガリウム系半導体層と、実質的に真正な窒化ガリウム系半導体活性層と、前記第 1 の導電型とは反対の第 2 の導電型の不純物が添加された第 2 の窒化ガリウム系半導体層が積層されている。そして、前記第 1 及び第 2 の窒化ガリウム系半導体層及び前記窒化ガリウム系半導体活性層は、熱 CVD で形成された後不活性ガス中で自然放冷され、添加された不純物の 7 % 以上が活性化されている。

【0 0 1 3】又、本発明による青色発光素子の製造方法によれば、第 1 の導電型の不純物が添加された第 1 の窒化ガリウム系半導体層と、実質的に真正な窒化ガリウム系半導体活性層と、前記第 1 の導電型とは反対の第 2 の導電型の不純物が添加された第 2 の窒化ガリウム系半導体層とを、真空チャンバ内で熱 CVD で形成した後、不活性ガス中で自然放冷される。

【0 0 1 4】以上のような構成により、本発明によれば、熱アニール工程を必要とせず、製造工程が簡略され、歩留まりが向上する。又、本発明によれば、発光強度が大きく消費電力の小さい窒化ガリウム系化合物半導体青色発光素子を実現する。

【0 0 1 5】

【発明の実施の形態】図 1 を参照して、本発明による窒化ガリウム系化合物半導体青色発光ダイオードの製造方法を説明する。

【0 0 1 6】窒化ガリウム系化合物半導体青色発光ダイオード 1 は、サファイヤ基板 1 0 0 の上に、窒化ガリウム系半導体バッファ層 1 0 1、窒化ガリウム系 N 型半導体コンタクト層 1 0 2 が形成され、その上に、窒化ガリウム系 N 型半導体クラッド層 1 0 3、窒化ガリウム系半導体活性層 1 0 4、窒化ガリウム系 P 型半導体クラッド層 1 0 5、窒化ガリウム系 P 型半導体コンタクト層 1 0 6 及び窒化ガリウム系 N 型半導体コンタクト層 1 0 2 に接続した電極 1 0 8 と窒化ガリウム系 P 型半導体クラッド層 1 0 5 に接続した電極 1 0 7 が形成されている。

【0 0 1 7】本発明では、窒化ガリウム系半導体として、InAlGaIn 化合物半導体を用いた。これは、その組成を調整することで、広範囲の青色発光を実現することができる。以下に具体的な組成の例を記載する。ここでは、In(x)Al(y)Ga(1-x-y)N という表記を使う。ここで、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ と、 $x + y \leq 1$ が満たされている。

【0 0 1 8】窒化ガリウム系 N 型半導体バッファ層 1 0 1 は、窒化ガリウム系半導体コンタクト層 1 0 2 と、サファイヤ基板 1 0 0 との格子間の不整合を緩和するものである。In(x)Al(y)Ga(1-x-y)N の各パラメータの値は、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.5$ 、 $0 \leq y \leq 0.5$ に選ばれる。

【0 0 1 9】窒化ガリウム系 N 型半導体コンタクト層 1

02は、電極108へのコンタクト面を設けるためのものである。 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、窒化ガリウム系N型半導体コンタクト層102の場合、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.3$ 、 $0 \leq y \leq 0.3$ に選ばれる。やはり、N型とするために、シリコンやセレンといった不純物が添加されているが、その不純物濃度は、 $6 \times 10^{18} \text{cm}^{-3}$ である。

【0020】窒化ガリウム系N型半導体クラッド層103は、発光領域を形成するPIN接合のN側を構成する。 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、発光させたい波長によって適宜調整されるが、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.3$ 、 $0.1 \leq y \leq 1$ に選ばれる。又、やはり、N型とするために、シリコンやセレンといった不純物が添加されているが、その不純物濃度は、 $3 \times 10^{18} \text{cm}^{-3}$ である。

【0021】窒化ガリウム系半導体活性層104は、発光領域の中心となる領域を形成する実質的に真正半導体の層である。 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、発光させたい波長によって適宜調整されるが、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.6$ 、 $0 \leq y \leq 0.5$ に選ばれる。

【0022】窒化ガリウム系P型半導体クラッド層105は、発光領域を形成するPIN接合のP側を構成する。 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、窒化ガリウム系N型半導体クラッド層103及び窒化ガリウム系半導体活性層104との関係で、発光させたい波長によって適宜調整されるが、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.3$ 、 $0.1 \leq y \leq 1.0$ に選ばれる。又、P型とするために、マグネシウム、ベリリウム、亜鉛といった不純物が添加されている。不純物濃度は、 $3 \times 10^{18} \text{cm}^{-3}$ である。

【0023】窒化ガリウム系P型半導体コンタクト層106は、電極107へのコンタクト面を設けるためのものである。 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、窒化ガリウム系N型半導体コンタクト層102の場合、例えば、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 好ましくは、 $0 \leq x \leq 0.3$ 、 $0 \leq y \leq 0.3$ に選ばれる。又、P型とするために、やはりマグネシウム、ベリリウム、亜鉛といった不純物が添加されている。不純物濃度は、 $8 \times 10^{18} \text{cm}^{-3}$ である。

【0024】電極107は、窒化ガリウム系半導体活性層104の発光にたいして透明な電極である。具体的には、ITO（インジウム・チン・オキサイド）のような金属と酸素の化合物から形成されるが、Al、Ni等の金属を十分薄く形成してもよい。

【0025】電極108は、もう一方の電極であるが、特に透明である必要はない。例えば、Ti、Al、Ni等の金属で形成してもよい。

【0026】以上の設定では、 $\text{In}(x)\text{Al}(y)\text{Ga}(1-x-y)\text{N}$ の各パラメータの値は、窒化ガリウム系N型半導体クラッド層103及び窒化ガリウム系P型半導体クラッド層105のバンドギャップが、窒化ガリウム系半導体活性層104のバンドギャップよりも大きくなるよう決められている。このようにすることによって、窒化ガリウム系半導体活性層104へ注入されるキャリアの量を多くし、発光強度を更に向上させることができる。

【0027】これらの窒化ガリウム系半導体の積層体は、サファイヤ基板の上に熱CVD等で形成される。図2に、CVD装置の概略を示す。この装置は、真空チャンバ20と、その中に設けられた基板ホルダ21と、反応ガス導入管22と、排気管23と、基板ホルダ21に置かれた基板を加熱する高周波コイル（図不示）とからなっている。

【0028】まず、基板ホルダ21にサファイヤ基板100を載置し、真空チャンバ20内を760から1 Torrまで排気する。その後、高周波加熱を開始すると共に、有機金属を含む反応ガスを導入する。反応ガスとしては、例えば、 $\text{Ga}(\text{CH}_3)_3$ 、 $\text{In}(\text{CH}_3)_3$ 、 $\text{Al}(\text{CH}_3)_3$ 、及び NH_3 で、水素や窒素等からなるキャリアガスと共に導入される。反応圧力は、約760 Torrである。

【0029】このようにして、窒化ガリウム系半導体の形成が行われる。その際、反応ガスの夫々の成分比率を切り替えて、各層の成分比を調節する。又、不純物を添加するために、適宜 SiH_4 や CP_2Mg 等を導入する。

【0030】図3を参照して、窒化ガリウム系半導体を形成する際の、真空チャンバ20内の温度変化を説明する。まず、基板温度を、1000乃至1400℃例えば1200℃に上げて、窒化ガリウム系半導体バッファ層を形成する。その後、温度を50℃乃至200℃分、即ち800乃至1200℃迄下げる。例えば1200℃の場合、1100℃まで下げて、適当な不純物を添加したN型コンタクト層やN型クラッド層を形成する。活性層の形成では、温度を更に300℃から600℃分下げる。即ち、1100℃の場合、そこから例えば600℃から900℃まで下げる。最後に、基板温度を再び最初の温度、例えば1100℃に上げて、P型クラッド層やP型コンタクト層を形成して必要な積層体が完成する。

【0031】本発明では、この後、真空チャンバ20内部の反応ガスを、不活性ガスで完全に置き換える。不活性ガスとしては、窒素を用いるのが好ましいが、He、Ar等他の不活性ガスを用いてもよい。

【0032】真空チャンバ20が不活性ガスで満たされた後、内部の圧力を600乃至900 Torr例えば760 Torrに調整し、そのままの状態、2時間から3時間程度放置する。すると、基板温度が、室温のレベル（例えば約25℃）まで下がるので、サファイヤ基板を真空チャンバ20から取り出す。

【0033】以上のように真空チャンバ20から取り出されたサファイヤ基板は、そのままダイヤモンドカッターで、適当な大きさに切り分けて多数のチップを得る。そのチップで、青色発光素子を作成すると、十分な強度の発光が見られるので、後処理としての熱アニールが不要であることが分かる。

【0034】本発明では、真空チャンバ20から取り出されたサファイヤ基板に、後処理としての熱アニールを行なう必要がなく工程が簡略化され、製造にかかわる時間も短縮される。しかし、形成された素子自体も、従来10に比較して発光強度が大きくなる傾向がある。

【0035】この理由は、次のように考えられる。すなわち、従来の方法では、不純物を活性化するために、熱アニールを行っているが、実測してみると実際に活性化されるのは、添加された不純物の約1%に過ぎないことが分かっている。残りの99%は無駄になるだけでなく、格子欠陥を作り、キャリアのトラップ中心となってしまう。従って、注入されたキャリアのかなりの部分は、そこに捕獲されてしまい、有効な発光を行なうことができない。

【0036】これに対して、本発明のような方法では、実測してみると実際に活性化されるのは、添加された不純物の少なくとも7%以上、通常は約10%あり、キャリア自体の量が非常に多い。更に、抵抗も減るので、低消費電力の素子が実現できる。

【0037】図4は本発明の別の実施形態である発光ダイオード500の構造断面図である。この構造断面図を用いながら、発光ダイオード500の製造方法を順に説明する。

【0038】まず、有機洗浄および酸洗浄をほどこした30c面を主面としたサファイヤ基板501をMOCVD装置内の加熱可能なサセプタ上に載置する。この場合の加熱方法は、抵抗体ヒーターによってもよいし、誘導加熱による方法も可能である。

【0039】このサファイヤ基板501に水素を10L/分流通しながら、1100℃、10分程度の熱処理を加え、基板表面の加工ダメージおよび酸化物を除去した。

【0040】次に、温度を550℃まで低下させて、水素を15L/分、窒素を5L/分、アンモニアを10L/分、TMG（トリメチルガリウム）を25cc/分で404分間供給して、厚さ30nmのGa_{0.5}Nバッファ層502を形成した。

【0041】次に、TMGの供給を停止し、50℃/分以下の速度で1100℃まで昇温した。この時の昇温速度が50℃より大きいと、バッファ層502の表面があれ、単結晶層の表面に凸凹が生じる。

【0042】次に、温度を1100℃で保持し、水素を15L/分、窒素を5L/分、アンモニアを10L/分、TMGを100cc/分で60分間供給して、窒化ガリウム系単結晶半導体（Ga_{0.5}N）のバッファ層50350

を厚さ1.8μmで成長した。

【0043】次に、温度を1100℃で保持したまま、原料ガスにシランガス10cc/分を加えてさらに130分間供給して、N型Ga_{0.5}Nコンタクト兼注入層504を厚さ4μmで形成した。

【0044】次に、TMG、シランガスおよび水素の供給を停止して780℃まで降温した。

【0045】次に、温度を780℃で保持したまま、窒素を20L/分、水素を100cc/分、アンモニアを10L/分、TMGを12cc/分、TMI（トリメチルインジウム）を150cc/分、シランガスを3cc/分、DMZ（ジメチルジルク）を20cc/分で6分間供給して、厚さ0.2μmの発光層であるInGa_{0.5}N半導体活性層505を形成した。

【0046】次に、窒素を20L/分、水素を100cc/分、アンモニアを10L/分流通しながら、1100℃まで昇温した。

【0047】次に、温度を1100℃で保持し、窒素を20L/分、水素を150cc/分、アンモニアを10L/分、TMGを100cc/分、Cp2Mg（シクロペンタジエニルマグネシウム）を50cc/分で10分間流通しながら、厚さ0.3μmのP型Ga_{0.5}Nコンタクト兼注入層506を形成した。

【0048】本実施例においてはP型層は1層としたが、コンタクト層と注入層とを分離することも可能である。この場合は、コンタクト層をGa_{0.5}N、注入層をAlGa_{0.5}Nとし、キャリア濃度を注入層よりもコンタクト層の方を高くすることが望ましい。

【0049】次に、供給ガスを窒素30L/分に切り換えて室温まで降温した。このような成長の結果、P型Ga_{0.5}N層中ではMg濃度 $3 \times 10^{19} \text{ cm}^{-3}$ に対して、活性化率8%を示した。この場合の活性化率とは、アクセプタ濃度をMg濃度で規格化したもので定義するものとする。一方、降温時の雰囲気は400℃までの範囲で窒素20L/分、アンモニアを10L/分、400℃から室温までを窒素のみ30L/分で行なっても、活性化率は7%以上を維持することができた。

【0050】一般に窒化ガリウム系半導体には窒素抜けの問題があるが、その防止には窒素そのものよりも窒素イオンを生成することの出来る化合物の方が効果がある。その意味で、窒素に加えアンモニアを導入する意味がある。しかし、アンモニアが多すぎると、もう1つの要素である水素の影響が出てきて好ましくない。実験的には、窒素2に対してアンモニア1の割合程度が良いことが分かっている。

【0051】このようにして形成した層構造について、750℃、1分の熱処理を施すことにより、P型層506のキャリア濃度をさらに増加させることができ、 $2 \times 10^{17} \text{ cm}^{-3}$ のP型結晶を実現することができた。

【0052】次に、以上のようにして形成した層構造

を、 SiO_2 などでパターニングし、 Cl_2 や、これに BCl_3 を加えたガスなどを用いて、反応性イオンエッチング(RIE)法で一部をN型Ga_{0.4}N層504が表面に現われるまでエッチングした。

【0053】次に、P型層506に対する電極として、Niを20nm、金を400nm(図中510)、周知の真空蒸着法やスパッタ法などを用いて形成した。また、N型層504に対する電極としてTiを20nm、金を400nm(図中511)を形成した。P型層への電極としては、Ni/Auの積層構造のほかに、Pd、Ti、Pt、Inの単層、あるいはNiやAuを含めた積層構造、合金でも可能である。N型層への電極としては、Ti、Auのほかに、Al、Inの単層、あるいはTiやAuを含めた積層構造や合金も可能である。

【0054】次に、P型電極510上に SiO_2 などの保護膜を形成し、素子の形成が完成した。

【0055】本実施例では、発光ダイオードについて説明したが、本発明の主旨はP型層の製造工程であるので、主旨を逸脱しない限り、Ga_{0.4}N系を用いた半導体レーザでも可能である。

【0056】図5を参照して、このような半導体レーザを利用した青色発光素子の構造の例を説明する。

【0057】図5に示すようにサファイヤ基板701の上に、窒化ガリウム系半導体バッファ層702、窒化ガリウム系N型半導体コンタクト層703、窒化ガリウム系N型半導体層704、窒化ガリウム系N型半導体クラッド層705、窒化ガリウム系半導体活性層層706、窒化ガリウム系P型半導体クラッド層707、窒化ガリウム系P型半導体層708、窒化ガリウム系P型半導体層709、窒化ガリウム系P型半導体コンタクト層710が積層されている。

【0058】ここでも図4の例と同様に、反応性イオンエッチング法で一部を窒化ガリウム系N型半導体コンタクト層703が表面に現われるまでエッチングし、露出した表面に下からTi、Au、Ti、Auの順序で積層してN型電極を形成した。その場合の厚みは、夫々200μm、4000Å、200μm、1μmである。又、窒化ガリウム系P型半導体コンタクト層710の上には、 SiO_2 膜を介してP型電極711を、下からPt、Ti、Pt、Tiの順序で積層して形成した。その場合の厚みは、夫々200μm、4000Å、200μm、1μmである。P型電極711は、下からPd、Ti、Pt、Tiを、この順序で積層して形成してもよい。その場合の厚みは、夫々200μm、4000Å、200μm、1μmである。

【0059】窒化ガリウム系半導体活性層706に用いる窒化ガリウム系半導体としては、量子井戸構造のIn(x)Ga(1-x)N化合物半導体を用いている。その組成は、 $x = 0.05$ 、 $y = 0.95$ のものを25Åの厚みに、又、 $x = 0.20$ 、 $y = 0.80$ のものを25Åの厚みに夫々交互に

20周期ほど積層し、多層の量子井戸を形成している。

【0060】その他の窒化ガリウム系半導体層はGa_{0.4}Nを基本としており、厚みは例えばサファイヤ基板701が70μm、窒化ガリウム系半導体バッファ層702が500Å、窒化ガリウム系N型半導体コンタクト層703が4μm、窒化ガリウム系N型半導体層704が0.3μm、窒化ガリウム系N型半導体クラッド層705が0.2μm、窒化ガリウム系P型半導体クラッド層707が0.2μm、窒化ガリウム系P型半導体層708が0.3μm、窒化ガリウム系P型半導体層709が0.9μm、窒化ガリウム系P型半導体コンタクト層710が0.1μmである。

【0061】又、不純物濃度は、例えば、窒化ガリウム系N型半導体コンタクト層703が $2 \times 10^{18} \text{ cm}^{-3}$ 、窒化ガリウム系N型半導体層704が $5 \times 10^{17} \text{ cm}^{-3}$ 、窒化ガリウム系N型半導体クラッド層705が $5 \times 10^{17} \text{ cm}^{-3}$ 、窒化ガリウム系P型半導体クラッド層707が $5 \times 10^{17} \text{ cm}^{-3}$ 、窒化ガリウム系P型半導体層708が $5 \times 10^{17} \text{ cm}^{-3}$ 、窒化ガリウム系P型半導体層709が $3 \times 10^{18} \text{ cm}^{-3}$ 、窒化ガリウム系P型半導体コンタクト層710が $2 \times 10^{18} \text{ cm}^{-3}$ である。

【0062】又、窒化ガリウム系P型半導体層708まで積層した段階で、窒化ガリウム系N型半導体コンタクト層703まで反応性イオンエッチング法でエッチングし、Znで高抵抗としたGa_{0.4}N層をエッチングした部分に埋めこんで、共鳴部分を限定しても良い。その様な構造を図6に示す。ここで高抵抗Ga_{0.4}N層800には、 $2 \times 10^{18} \text{ cm}^{-3}$ のZnが導入されている。

【0063】

【発明の効果】従って、本発明による窒化ガリウム系化合物半導体青色発光素子では、製造工程が簡略され、歩留まりが向上する。

【0064】又、本発明よれば、発光強度が大きく消費電力の小さい窒化ガリウム系化合物半導体青色発光素子が実現できる。

【図面の簡単な説明】

【図1】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの半導体チップの層構造を示す断面図。

【図2】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの半導体チップの層構造を形成するCDV装置を示す概略図。

【図3】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの製造工程における温度変化を示す図。

【図4】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの別の例を示す図。

【図5】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの半導体レーザを利用した例を示す図。

【図6】本発明による窒化ガリウム系化合物半導体青色発光ダイオードの半導体レーザを利用した別の例を示す図。

す図。

【図 7】窒化ガリウム系化合物半導体青色発光ダイオードの半導体チップの層構造の従来例を示す断面図。

【符号の説明】

- 1、2 窒化ガリウム系化合物半導体青色発光ダイオードの半導体チップ
 2.0 真空チャンバ
 2.1 ホルダ
 2.2 反応ガス導入管
 2.3 排気管
 100、200、501、701 サファイヤ基板

101、201、702 窒化ガリウム系N型半導体バッファ層

102、504、703 窒化ガリウム系N型半導体コンタクト層

103、202 窒化ガリウム系N型半導体層

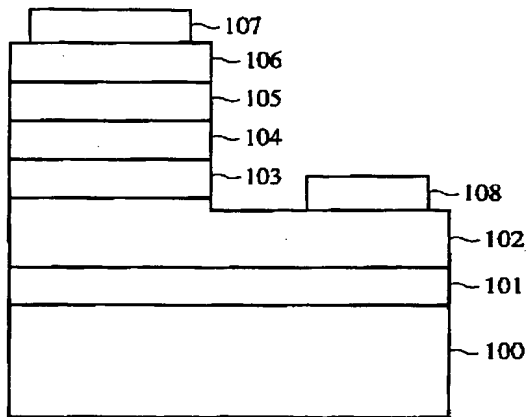
104、505、706 窒化ガリウム系半導体活性層

105、203 窒化ガリウム系P型半導体層

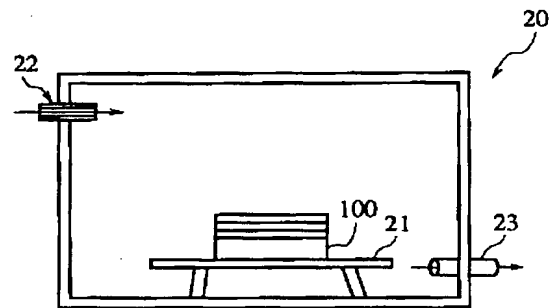
106、710 窒化ガリウム系P型半導体コンタクト層

10 107、108、204、205、512 電極

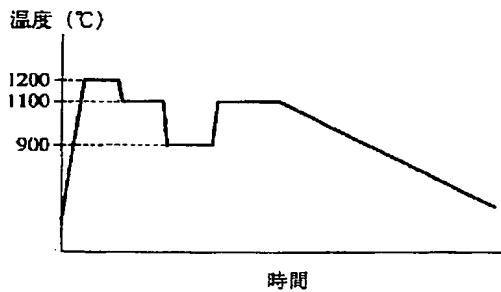
【図 1】



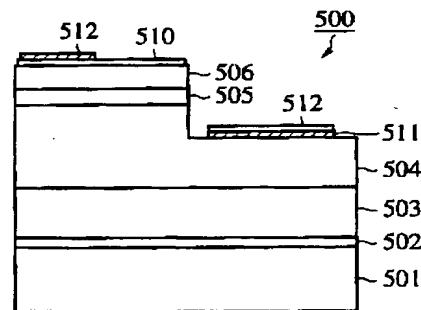
【図 2】



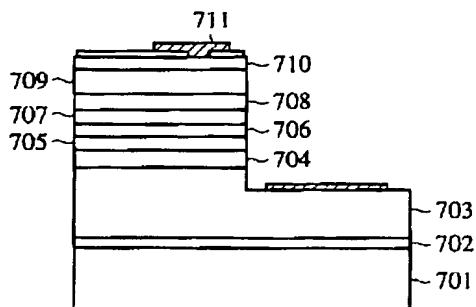
【図 3】



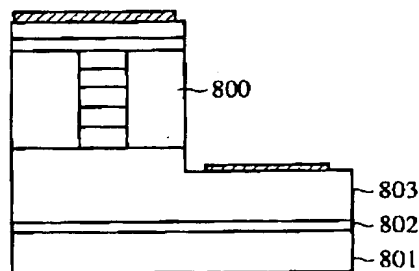
【図 4】



【図 5】



【図 6】



【図 7】

